

(43)公開日 平成12年4月7日(2000.4.7)

レポート(参考)

H O I P 1/16
1/212
3/02
3/08
3/16

審査請求 未請求 請求項の数18 OL (全 22 頁)

(33)優先権主張国 日本 (J P)

京都府長岡京市天神二丁目26番10号

京都府長岡京市天神二丁目26番10号 株式
会社村田製作所内

京都府長岡京市天神二丁目26番10号 株式
会社村田製作所内

弁理士 小森 久夫

最終頁に続く

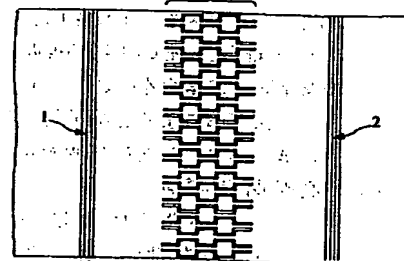
(54) 【発明の名称】 高周波回路装置および通信装置

(57)【要約】

【課題】 スルーホールによる電気壁を設けることによる製造プロセスの困難性、電極を部分除去した磁気壁部分が共振器として作用することによる問題等を回避し、且つパラレルプレートモードなどのスプリアスモードの伝搬を阻止する。

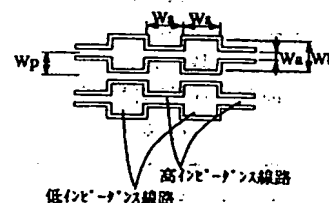
【解決手段】誘電体板の上下面に電極を形成するとともに、たとえば伝送線路としてグラウンデッドコプレーナ線路1、2を構成し、高インピーダンス線路と低インピーダンス線路を交互に設けた複数のマイクロストリップ線路を、グラウンデッドコプレーナ線路1、2を伝搬する波長より短い間隔を隔てて配列することにより、スプリアスモード伝搬阻止回路3を形成する。

3.7 リアポート伝搬阻止回路



(A)

(B)



【特許請求の範囲】

【請求項1】 平行な少なくとも2つの平面導体を有し、該2つの平面導体間に電磁波を励振させる回路を備えた高周波回路装置において、前記2つの平面導体間を伝搬するスプリアスモードと結合して当該スプリアスモードの伝搬を阻止する導体パターンから成るスプリアスモード伝搬阻止回路を前記2つの平面導体のうちいずれか一方または両方に形成したことを特徴とする高周波回路装置。

【請求項2】 前記スプリアスモード伝搬阻止回路の導体パターンは、前記電磁波の波長より短い間隔を隔てた複数のマイクロストリップ状線路から成る請求項1に記載の高周波回路装置。

【請求項3】 前記スプリアスモード伝搬阻止回路の導体パターンは、多角形または円形で、当該導体パターンを形成した平面導体とは異なる他方の平面導体との間に静電容量を生じさせる電極と、該電極に接続された複数の線路とを基本パターンとし、前記電磁波の波長より短い間隔を隔てて、該基本パターンを複数個配置するとともに、近接する基本パターンの一方の線路を他方の基本パターンの線路に接続して成る請求項1に記載の高周波回路装置。

【請求項4】 前記近接する基本パターンの線路同士の間接位置に、当該基本パターンを形成した平面導体とは異なる他方の平面導体との間で静電容量を生じさせる電極を設けたことを特徴とする請求項3に記載の高周波回路装置。

【請求項5】 前記静電容量を生じさせる電極に対する複数の線路のうち任意の2本の線路の接続位置および向きが一直線上に配置されないようにしたことを特徴とする請求項3または4に記載の高周波回路装置。

【請求項6】 前記スプリアスモード伝搬阻止回路の導体パターンは、中央の線路と、その両端の線路との間の結合より、両端の線路同士との結合を強めた、直列接続された3つのストリップ状導体による2端子対回路を基本パターンとし、当該基本パターンを複数個配置して成る請求項1に記載の高周波回路装置。

【請求項7】 前記電磁波を励振させる回路は伝送線路であり、該伝送線路と他の伝送線路または共振器との間に前記スプリアスモード伝搬阻止回路を設けたことを特徴とする請求項1～6のうちいずれかに記載の高周波回路装置。

【請求項8】 前記伝送線路はグラウンデッドコプレーナ線路である請求項7に記載の高周波回路装置。

【請求項9】 前記伝送線路はグラウンデッドスロット線路である請求項7に記載の高周波回路装置。

【請求項10】 前記伝送線路はストリップ線路である請求項7に記載の高周波回路装置。

【請求項11】 前記伝送線路は平面誘電体線路である請求項7に記載の高周波回路装置。

【請求項12】 前記伝送線路は誘電体線路である請求項7に記載の高周波回路装置。

【請求項13】 前記電磁波を励振させる回路は共振器であり、該共振器の周囲に前記スプリアスモード伝搬阻止回路を設けたことを特徴とする請求項1～6のうちいずれかに記載の高周波回路装置。

【請求項14】 前記マイクロストリップ状線路は、前記伝送線路の電磁波伝搬方向に垂直な向きに高インピーダンス線路と低インピーダンス線路とを交互に直列接続したものである請求項2に記載の高周波回路装置。

【請求項15】 前記マイクロストリップ状線路は、前記伝送線路の電磁波伝搬方向に垂直な向きに互いに平行に配列するとともに、それぞれの終端を開放させたマイクロストリップ線路である請求項2に記載の高周波回路装置。

【請求項16】 前記マイクロストリップ状線路は、前記共振器を中心とする略放射方向に高インピーダンス線路と低インピーダンス線路とを交互に直列接続したものである請求項2に記載の高周波回路装置。

【請求項17】 前記マイクロストリップ状線路は、前記共振器を中心とする略放射方向に配列するとともに、それぞれの終端を開放させたマイクロストリップ線路である請求項2に記載の高周波回路装置。

【請求項18】 請求項1～17のうちいずれかに記載の高周波回路装置を通信信号の伝搬部または通信信号の信号処理部に用いた通信装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】この発明は、2つの平行平面導体を有する導波路や共振器などの高周波回路装置およびそれを用いた通信装置に関するものである。

【0002】

【従来の技術】誘電体板の一方の面にほぼ全面の接地電極を形成し、他方の面にコプレーナを形成したグラウンデッドコプレーナ線路や、誘電体板の一方の面に接地電極を形成し、他方の面にスロットを形成したグラウンデッドスロット線路や、誘電体板の両面に、誘電体板を挟んで対向するスロットを形成した平面誘電体線路などの各種伝送線路がマイクロ波帯やミリ波帯における伝送線路として用いられている。

【0003】これらの伝送線路は、いずれも2つの平行な平面導体を含む構造であるため、たとえば線路の入出力部やベンドなどで電磁界が乱れると、いわゆるパラレルプレートモード等のスプリアスモードの波が2つの平行な平面導体間（平行平面導体間）に誘起され、そのスプリアスモードの波（以下単に「スプリアスモード」という。）が平面導体間を伝搬するという問題があった。そのため隣接する線路間で上記スプリアスモードの漏洩波で干渉が生じて、信号のリークなどの問題が生じる場合がある。

【0004】図38はグラウンデッドコプレーナ線路の主伝搬モードとそれに付随して発生するパラレルプレートモードの電磁界分布の例を示している。図38において20は誘電体板であり、その下面のほぼ全面に電極21を形成し、上面にストリップ導体19と電極22を形成している。ここで電極21、22は接地電極として用い、これらの電極と誘電体板20およびストリップ導体19によってグラウンデッドコプレーナ線路を構成している。このようなグラウンデッドコプレーナ線路では、その端部において電磁界の乱れが生じ、誘電体板20の上下面の電極21、22を縦方向に走る電界を誘起し、これにより図に示すようにパラレルプレートモードの電磁界が生じる。図中実線の矢印は電界、破線は磁界、2点鎖線は電流の分布を示している。

【0005】このような不要モードの伝搬を防ぐために、従来は、伝送線路の両脇に伝送線路に沿って伝搬モードの波長に対して充分短い間隔で、誘電体板の上下面の電極を導通させるスルーホールを設けるようにしていた。

【0006】

【発明が解決しようとする課題】このように導波路の伝搬方向に沿って、上下面の電極を導通させるスルーホールを設けることによって、スルーホール部分が電気的壁（以下「電気壁」という。）として作用し、その部分でパラレルプレートモードの伝搬が阻止される。しかし、たとえばミリ波帯などの高周波領域になると、高次モードの発生を抑えるために、誘電体板の厚みを薄くしなければならず、しかもスルーホールの間隔が非常に狭くなるため、製造プロセス上高い精度が要求される。

【0007】また、誘電体板にスルーホールを設けない場合は、電極を形成した誘電体板全体を遮断導波管の中に実装する方法も採れるが、その場合には、遮断導波管の寸法を管内波長の1/2以下にしなければならず、寸法上の制約が厳しくなる。

【0008】さらに、スプリアスモードが漏洩する部分の電極を部分的に取り除いて磁氣的壁（以下「磁氣壁」という。）を構成することによって、スプリアスモードの伝搬を阻止する方法も考えられるが、その電極を取り除いた部分が一種の共振器として作用するという新たな問題が生じる。

【0009】この発明の目的は、スルーホールによる電気壁を設けたり、電極の部分除去による磁氣壁を設けたりすることによる上述の問題を回避し、且つパラレルプレートモードなどのスプリアスモードの伝搬を阻止するようにした高周波回路装置を提供することにある。

【0010】

【課題を解決するための手段】たとえば、グラウンデッドコプレーナ線路のストリップ導体とその脇に設けられた電極部の電磁界の乱れによりパラレルプレートモード等のスプリアスモードの電磁波が2つの平行な電極間を

伝搬していき、或る電極パターンの境界面に到達すると、その境界面より先では伝搬路形状が異なるため、一部の電磁波は境界面で反射する。それと同時に伝送路としての上記電極パターンの不連続部では電磁界が乱れ、その伝搬路形状に対して伝搬可能なモードを経由するようにモード変換が行われて伝搬していくことになる。本願発明はこの作用を逆に利用して、パラレルプレートモード等のスプリアスモードから変換された後のモードに対して、それを反射させるような回路を構成することによって、その回路の形成位置を超えてスプリアスモードが伝搬するのを阻止するものである。

【0011】すなわち、この発明は、平行な少なくとも2つの平面導体を有し、該2つの平面導体間に電磁波を励振させる回路を備えた高周波回路装置において、上記2つの平面導体間を伝搬するスプリアスモードと結合して当該スプリアスモードの伝搬を阻止する導体パターンから成るスプリアスモード伝搬阻止回路を前記2つの平面導体のうちいずれか一方または両方に形成する。これにより、2つの平面導体間を伝搬するスプリアスモードの波がスプリアスモード伝搬阻止回路に結合して、このスプリアスモード伝搬阻止回路部分で、スプリアスモードの伝搬が阻止される。しかも、このスプリアスモード伝搬阻止回路は上記平面導体に形成するものであるため、電極をパターンニングするだけでよく、従来のようにスルーホールを形成する場合のような問題が生じない。

【0012】上記スプリアスモード伝搬阻止回路の導体パターンとしては、上記平面導体間を伝搬するスプリアスモードの波長より短い間隔を隔てた複数のマイクロストリップ状線路から構成する。

【0013】上記スプリアスモード伝搬阻止回路のマイクロストリップ状線路は、高インピーダンス線路と低インピーダンス線路とを交互に直列接続したものである。このことによりパラレルプレートモードなどのスプリアスモードをマイクロストリップ状線路により他のモードに変換すると共に、所定の周波数においてそれらのモードの信号を反射させる。これによりスプリアスモードの伝搬を阻止する。

【0014】また、上記マイクロストリップ状線路は、それぞれの終端を開放させた複数のマイクロストリップ線路を配列したものである。これによりスプリアスモードをマイクロストリップのモードに変換して、その信号を開放端で反射させる。これによりスプリアスモードの伝搬を阻止する。

【0015】また、前記スプリアスモード伝搬阻止回路の導体パターンは、多角形または円形で、当該導体パターンを形成した平面導体とは異なる他方の平面導体との間に静電容量を生じさせる電極と、該電極に接続された複数の線路とを基本パターンとし、前記電磁波の波長より短い間隔を隔てて、該基本パターンを複数個配置する

とともに、近接する基本パターン的一方の線路を他方の基本パターンの線路に接続して成る。これによりスプリアスモードが多重反射する場合でも、スプリアスモードの伝搬方向に対して垂直な方向だけでなく、平行な方向や斜方向に対しても結合して、その伝搬が阻止される。

【0016】上記基本パターンの線路同士の接続位置には、当該基本パターンを形成した平面導体とは異なる他方の平面導体との間で静電容量を生じさせる電極を必要に応じて設ける。これにより、回路定数の設定により、スプリアスモードのより大きな抑圧効果が得られる。

【0017】上記静電容量を生じさせる電極に対する複数の線路のうち任意の2本の線路の接続位置および向きは一直線上に配置されないようにする。このことにより、或る線路（ポート）からの入射が他の線路（ポート）へ等しく分配されることになり、上記2つのポート間での伝送損失を高めることができる。

【0018】また、前記スプリアスモード伝搬阻止回路の導体パターンとしては、中央の線路と、その両端の線路との間の結合より、両端の線路同士の結合を強めた、直列接続された3つのストリップ状導体による2端子対回路を基本パターンとし、当該基本パターンを複数個配置して構成する。これにより、ストリップ状線路の線路幅を変えてもインピーダンスのあまり変化しない低誘電率基板や厚みの厚い基板を用いる場合でも、スプリアスモードと結合して変換されたマイクロストリップのモードを十分に反射させることができる。

【0019】また、この発明は、前記電磁波を励振させる回路を伝送線路とし、その伝送線路と他の伝送線路または共振器との間に前記スプリアスモード伝搬阻止回路を設ける。これにより、隣接する伝送線路間での漏洩波の干渉や伝送線路と共振器との間での漏洩波の干渉を防止する。

【0020】前記伝送線路はグラウンデッドコプレーナ線路、グラウンデッドスロット線路、ストリップ線路、平面誘電体線路または誘電体線路とする。

【0021】また、この発明は、前記電磁波を励振させる回路を共振器とし、この共振器の周囲に前記スプリアスモード伝搬阻止回路を設ける。これにより共振器と他の伝送線路との間、または共振器と他の共振器との間での漏洩波の干渉を防止する。

【0022】前記共振器は、前記平行平面導体の一部に設けた導体非形成部を磁気壁として、その導体非形成部に電磁界を閉じ込める共振器や、前記平行平面導体の一部を電気壁として、その導体非形成部に電磁界を閉じ込める共振器である。

【0023】また、この発明は、前記高周波回路装置を、通信信号を伝搬する伝搬部や、通信信号の所定周波数帯域を通過させたり、阻止するフィルタ等の信号処理部に用いて通信装置を構成する。

【0024】

【発明の実施の形態】請求項1、2、7、8、14に記載の発明の実施形態として、高周波回路装置の構成を図1～図11を参照して説明する。

【0025】図1は高周波回路装置の主要部の上面図である。誘電体板の上面に、図1の(A)に示すように平行な2つのコプレーナ線路1、2を形成して、その中央にスプリアスモード伝搬阻止回路3を、誘電体板上面の電極をパターンニングすることによって構成している。(B)はスプリアスモード伝搬阻止回路の部分拡大図である。

【0026】このようなグラウンデッドコプレーナ線路の場合、その中央のストリップ導体とその両脇の電極との間の電磁界の乱れによりパラレルプレートモード等のスプリアスモードが誘電体板の上下の電極間を伝搬し、これがスプリアスモード伝搬阻止回路3により各種モードに変換される。図2はこれを等価回路として示したものである。グラウンデッドコプレーナ線路の不連続部などでパラレルプレートモードが誘起され、スプリアスモード伝搬阻止回路でTE₀₁₀モード、スロットモード、マイクロストリップモードなどの各種モードに変換される。

【0027】上記スプリアスモード伝搬阻止回路を伝搬するモードの一つはマイクロストリップの準TEMモードである。図1に示したようなスプリアスモード伝搬阻止回路におけるパラレルプレートモードからのモード変換を考察するにあたり、まず境界部分でのモード変換量について考える。図3は計算のために用いたTE₁₀導波管とマイクロストリップ線路との線路変換部の構造を示す斜視図である。TE₁₀の導波管モードはモードの形状としてはパラレルプレートモードと等価であるため、ここではTE₁₀モードの導波管をパラレルプレートモードの伝送路として扱っている。ここで導波管の幅W1を3.4mm（マイクロストリップの線路上の波長の1/2）、誘電体板部分の厚みtを0.3mm、比誘電率 ϵ_r を3.2としてマイクロストリップの幅W2を0.72mmとしてマイクロストリップ線路の特性インピーダンスを50Ωとしている。

【0028】上記TE₁₀導波管とマイクロストリップ線路との線路変換部の3次元の電磁界解析シミュレータを用いて各周波数におけるS₁₁特性とS₂₁特性を求めた結果を図4に示す。このように、30GHzにおいて順方向伝送係数S₂₁は-1.5dB以下であり、入力反射係数S₁₁は-15dBと非常に小さく、入射したTE波は殆ど反射することなく、その大部分がマイクロストリップの準TEMモードに変換される。

【0029】上記マイクロストリップの準TEMモードは遮断周波数が存在しないため、どのような周波数に対しても伝搬モードとなり得る。そこで、図1の(B)に示したように所望の周波数（ここでは30GHz）で全反射するようなパターンにする。図1の(B)におい

て、 $W_a = 0.3 \text{ mm}$ 、 $W_b = 1.5 \text{ mm}$ 、 $W_s = 1.5 \text{ mm}$ 、基板厚みは 0.3 mm である。ここで線路幅 W_b の部分が低インピーダンス線路、線路幅 W_a の部分が高インピーダンス線路である。このスプリアスモード伝搬阻止回路の1つのマイクロストリップ線路は、等価回路的には、一定の電気長を有する2種の異なる特性インピーダンスの繰り返しによる回路である。図5はこれを等価回路として示したものである。ここで Z_a 、 Z_b は線路の特性インピーダンスであり、図5の(A)は高インピーダンスの線路から始まって高インピーダンスの線路で終わるマイクロストリップ線路の等価回路、(B)は低インピーダンスの線路から始まって低インピーダンスの線路で終わるマイクロストリップ線路の等価回路($Z_a > Z_b$)である。図1の(B)において W_s は 1.5 mm として、マイクロストリップ線路上での波長の $1/4$ (30 GHz)としている。したがって図5における等価回路上で電気長 θ_a 、 θ_b はそれぞれ $\pi/2$ である。

【0030】このようにそれぞれのマイクロストリップ線路を構成したことにより、図6に示すように、その所望の周波数の信号が全反射するという特性を示す。上記複数のマイクロストリップ線路を配列する場合、隣接するマイクロストリップ線路の間隔 W_p が平行プレートモードの波長に比べて十分に短い間隔となるようにしている。この例では、 $W_p = 1.5$ としている。このことにより、これらのマイクロストリップ線路の間をすり抜けて平行プレートモードが漏洩することがない。

【0031】さて、このような所定電気長の高インピーダンス線路と低インピーダンス線路とを交互に直列接続したマイクロストリップ線路により、所定の周波数の信号を全反射させるようにしたスプリアスモード伝搬阻止回路においては、マイクロストリップモードである準TEMモード以外に、TEモードとスロットモードが伝搬する可能性が考えられる。図7の(A)はTE01モード(B)はスロットモードについてそれぞれ示している。

【0032】まずTEモードについて考える。図7の(A)において実線は電界、破線は磁界、2点鎖線は電流の分布を示している。このように、TEモードの姿態形状は、電界が平行平面導体間に垂直な向きで、磁界が電極面に平行にループを描く形状となる。

【0033】ここで、スプリアスモード伝搬阻止回路の境界面の電磁界を図8に示す。(A)は境界面部分の斜視図、(B)はその断面図である。同図において破線は磁界、2点鎖線は電流の分布を示している。この図から明らかなように、上記高インピーダンス線路と低インピーダンス線路とを交互に直列接続した線路と、それに隣接する他の線路とは同位相の電流が励起されることになるので、その隣接2線路の中央の面を電気壁としてみなすことができる。従って、隣接2線路の境界面が金属壁

で被われた導波管として近似できる。この例では 1.5 mm 角の正方形電極部分がTE110モードの共振器として動作する懸念がある。しかし、このTE110モードの共振器の共振周波数は計算により求めることができ、この例では 79 GHz となる。また、共振器としてではなく、導波路とした場合のカットオフ周波数は 58 GHz となり、所望の周波数(30 GHz)に対して十分高い。したがってTEモードは非伝搬モードとなる。

【0034】次にスロットモードの伝搬について考える。図7の(B)に示したように、スプリアスモード伝搬阻止回路では、隣接する2線路間にスロットが構成されるが、既に図8に示したように、このスプリアスモード伝搬阻止回路の境界面で発生する電磁界の乱れは、隣接2線路を同相で励振する。そのため、基本的にスロットモードは生じない。

【0035】したがって、上記スプリアスモード伝搬阻止回路を伝搬する電磁波のモードはマイクロストリップ線路の準TEMモードのみであり、このモードに対して全反射するようなパターンを設計すれば平行プレートモードの伝搬を阻止できることになる。

【0036】次に評価用の回路パターンを図9および図10に示す。図9の(A)はスプリアスモード伝搬阻止回路を設けた評価用回路、(B)はそのスプリアスモード伝搬阻止回路を形成していない場合の評価回路である。また図10は図9(A)の上面図である。図において1、1'、1'2は入出力線路としてのマイクロストリップ線路であり、その脇に電極22を形成し、誘電体板20の下面に電極21を形成することによってグラウンデッドコプレーナ線路を構成している。但し、通常のグラウンデッドコプレーナ線路とは異なり、片側の電極を取り除くことによって左右対称性をくずし、平行プレートモードの発生を促すようにしている。なお、入出力を同形状のパターンとして平行プレートモードを拾えるようにしている。このことはグリーンの定理により導かれる回路の可逆定理に基づくものである。

【0037】図10に示すように、マイクロストリップ導体11、1'2と電極22との間隔は 0.1 mm と極短くして、この電極パターンによって、導波路中を伝搬する主伝搬モード(TEMモード)の電磁界が乱れ、平行プレートモードに変換されて誘電体板上下の電極21-22間を伝搬していく。この様子は漏れ波アンテナの放射モードの伝搬と同様である。

【0038】図11は図9に示した2つの評価回路の S_{21} 特性を示している。スプリアスモード伝搬阻止回路を設けていない場合には、(B)に示すように $25 \sim 35 \text{ GHz}$ において $-2 \sim -3 \text{ dB}$ 以上の平行プレートモードが伝搬する。これに対しスプリアスモード伝搬阻止回路3を設けた評価回路の場合、(A)に示すように $25 \sim 35 \text{ GHz}$ において -30 dB 以下に減衰する。

【0039】次に他のいくつかの高周波回路装置の構成例を図12～図16を参照して説明する。

【0040】図12の(A)は斜視図、(B)は部分拡大下面図である。この例では、誘電体板20の下面に電極21、上面に電極22およびストリップ導体19を形成して、その一部をグラウンデッドコプレーナ線路1として、誘電体板20の下面には、電極21をパターンニングすることにより、グラウンデッドコプレーナ線路の両側に、スプリアスモード伝搬阻止回路3を形成している。このようにストリップ導体19を形成する面に限らず、その裏面側にスプリアスモード伝搬阻止回路を形成しても、電極21-22間を伝搬するパラレルプレートモードがスプリアスモード伝搬阻止回路3のマイクロストリップの準TEMモードにモード変換されて全反射する。このことにより、スプリアスモード伝搬阻止回路3より先にパラレルプレートモードが殆ど伝搬しない。

【0041】図13に示す例では、誘電体板20の下面に全面の電極21を形成し、上面に電極22、22を形成し、所定位置にスロットを形成してグラウンデッドスロット線路4を構成している。そして、電極22、22をパターンニングすることによって、スロットの両側にスプリアスモード伝搬阻止回路3、3を構成している。

【0042】図14に示す例では、図13の場合とは逆に、誘電体板20の下面に電極21、上面に電極22、22を形成して、グラウンデッドスロット線路4を構成するとともに、下面の電極21に、線路の両側に相当する位置にスプリアスモード伝搬阻止回路3、3を構成している。

【0043】このように、グラウンデッドスロット線路に適用した場合も、パラレルプレートモードの伝搬が同様に阻止される。

【0044】図15に示す例では、平面誘電体線路(PDTL)に適用した例であり、(A)はその斜視図、(B)は誘電体板部分の下面図である。誘電体板20の上下面には誘電体板20を挟んで対向するスロットを有する電極23、24を形成している。誘電体板20の上下には所定間隔を隔てて導体板27、28を平行に配置している。この構成によって平面誘電体線路を構成している。なお、平面誘電体線路については特願平7-69867号にて出願している。

【0045】誘電体板20には、その上面の電極24、24をパターンニングすることによって、図1などに示したものと同様のスプリアスモード伝搬阻止回路3、3をスロット26の両脇に設けている。

【0046】この構成により、誘電体板20の上下の電極23-24間を伝搬するパラレルプレートモード、電極24と導体板28との間の空間を伝搬するパラレルプレートモード、電極23と導体板27との間の空間を伝搬するパラレルプレートモードのいずれのモードについ

ても、スプリアスモード伝搬阻止回路でマイクロストリップの準TEMモードにモード変換されて、それが全反射される。このことによって、スプリアスモードの伝搬が阻止される。

【0047】図16は誘電体線路に適用した例であり、同図の(A)は主要部の部分破断斜視図、(B)は断面図である。図において35、36はそれぞれ誘電体ストリップ、33は上面に電極34を設けた誘電体板であり、これらを導体板31、32の間に設けることによって、誘電体ストリップ35、36部分に電磁界エネルギーを閉じ込めて電磁波の伝搬を行う非放射型誘電体線路(NRDガイド)を構成している。

【0048】一般に、誘電体線路においては、誘電体ストリップのつなぎ目部分やベンドなどの不連続部分において電磁界が乱れて、上下の導体板間にパラレルプレートモードなどのスプリアスモードが伝搬する。

【0049】誘電体板33には、その上面の電極34をパターンニングすることによって、誘電体ストリップ35、36の両脇にスプリアスモード伝搬阻止回路3を設けている。これにより、同図の(B)に示すように、電極34と上部の導体板32との間(A1)、および電極34と下部の導体板31との間(A2)をそれぞれ伝搬するパラレルプレートモードの電磁波がスプリアスモード伝搬阻止回路3のマイクロストリップ線路により準TEMモードに変換されて全反射される。したがってこの誘電体線路と隣接する他の誘電体ストリップによる誘電体線路とが漏洩波によって干渉することがない。

【0050】次に、請求項15に記載の発明の実施形態として、スプリアスモード伝搬阻止回路の他の例を図17に示す。この回路はそれぞれの終端を開放させた複数のマイクロストリップ線路を平行に配列したものであり、この例では図において左から右方向への伸びるマイクロストリップ線路17と右から左方向への伸びるマイクロストリップ18とが交互に配列されるように向かい合わせに配置している。図17においてスプリアスモード伝搬阻止回路3の左右の縦方向にグラウンデッドコプレーナ線路などの線路(不図示)を形成して、その線路の電磁波伝搬方向に垂直な方向(図中矢印で示す向き)に広がるスプリアスモードの伝搬を阻止する。

【0051】隣接するマイクロストリップ線路の間隔 W_p はパラレルプレートモードの波長に比べて十分に短い間隔としている。このように W_p を定めたことにより、これらのマイクロストリップ線路の間をすり抜けてパラレルプレートモードが漏洩することがない。また、各マイクロストリップ線路の線路長 W_s は所望の周波数(隣接するマイクロストリップ線路間に誘起されるスロットモードの周波数)における波長の $1/2$ より短くしている。これによりスロットモードのカットオフ周波数が十分に高くなり、パラレルプレートモードなどのスプリアスモードがスロットモードに変換されることがない。そ

のため、スロットモードを経由して再びパラレルプレートモードにモード変換されてパラレルプレートモードが伝搬されていくようなことがない。

【0052】したがって、誘電体板の上下の電極間を伝搬するパラレルプレートモード等のスプリアスモードの電磁波がマイクロストリップ線路部分でマイクロストリップの準TEMモードにモード変換されて伝搬するが、各マイクロストリップ線路の終端は開放されているため、その部分で全反射する。その結果、パラレルプレートモード等のスプリアスモードは、このスプリアスモード伝搬阻止回路を超えて先へは殆ど伝搬されない。図17に示した例では、右方向に延びるマイクロストリップ線路17と左方向に延びるマイクロストリップ線路18とを設けているので、右方向へ伝搬しようとするパラレルプレートモードはマイクロストリップ線路17で阻止され、左方向へ伝搬しようとするパラレルプレートモードはマイクロストリップ線路18で阻止される。

【0053】次に共振器を備えた高周波回路装置の例を図18～図20を参照して説明する。図18の例では、誘電体板29の上下面の電極に、誘電体板29を挟んで互いに対向する円形の電極非形成部を設けている。30は図における上面の電極に設けた電極非形成部である。この構造により、電極非形成部を磁気壁とする誘電体共振器を構成している。この例ではTEMモードの共振器として作用する。誘電体板29の上面の電極にはスプリアスモード伝搬阻止回路3をパターンニングしている。このスプリアスモード伝搬阻止回路は図1に示したような高インピーダンス線路と低インピーダンス線路とを交互に直列接続したマイクロストリップ線路を共振器を中心として放射状に配列したものである。すなわち、図18におけるスプリアスモード伝搬阻止回路3のパターンは、図1に示したスプリアスモード伝搬阻止回路のパターンを直角座標とした場合に、これを極座標に座標変換したパターンに相当する。但し、各マイクロストリップ線路の線路幅の広い部分と狭い部分の寸法は、1つのマイクロストリップ線路上で同一となるようにしてもよい。図においてはその一部を表して他の部分を省略している。

【0054】誘電体共振器部分に閉じ込められる電磁界エネルギーの一部はパラレルプレートモードとして誘電体板29の上下の電極間を、誘電体共振器を中心として放射方向に広がるが、そのパラレルプレートモードはスプリアスモード伝搬阻止回路3によって準TEMモードにモード変換され全反射する。そのため、このスプリアスモード伝搬阻止回路3より外側へはスプリアスモードが殆ど漏洩することがない。また、逆にスプリアスモード伝搬阻止回路3の外側から内部（共振器方向）へもスプリアスモードが殆ど漏洩することがない。したがって、このスプリアス伝搬阻止回路3の外側に伝送線路や他の共振器が存在していても、それらとの間で漏洩波の

結合による干渉が生じない。

【0055】図19は図18に示した高周波回路装置におけるスプリアスモード伝搬阻止回路3を他のパターンでスプリアスモード伝搬阻止回路に代えたものである。このように、スプリアスモード伝搬阻止回路3として、それぞれの終端を開放させた複数のマイクロストリップ線路を、共振器を中心として放射方向に向けて、各マイクロストリップ線路を円周方向に配列させている。図においてはその一部を表して他の部分を省略している。これは直角座標で表した図17のスプリアスモード伝搬阻止回路のパターンを極座標に座標変換したパターンに相当する。但し、各マイクロストリップ線路の線路幅は一定である。

【0056】図20に示す例では、誘電体29の下面に全面電極を形成していて、上面に円形の共振器用電極37を形成している。これにより平面回路型の共振器を構成している。この例では共振器用電極37を電気壁とするTM011モードの誘電体共振器として作用する。この場合についても、誘電体板29の上面の電極にスプリアスモード伝搬阻止回路3をパターンニングしている。

【0057】なお、誘電体板29の下面の全面電極側にスプリアスモード伝搬阻止回路を形成してもよい。また、図19に示したものと同様に、それぞれの終端を開放させた複数のマイクロストリップ線路を共振器を中心として放射方向に向けて、各マイクロストリップ線路を円周方向に配列させてもよい。

【0058】次に、電圧制御発振器の構成例を図21および図22を参照して説明する。図21は電圧制御発振器の構成を示す分解斜視図である。41、44は上下の導体板であり、その間に誘電体板20を配置している。

（上部の導体板41は誘電体板20から離して表している。）誘電体板20にはその上下面に各種導体パターンを形成している。この誘電体板20の上面にはスロット線路入力型のFET（ミリ波GaAsFET）50を実装している。62、63はそれぞれ2つの電極を一定間隔で配してなる誘電体板20上面のスロットであり、誘電体板20の下面のスロットとともに平面誘電体線路を構成する。また45はコプレーナ線路であり、FET50に対してゲートバイアス電圧およびドレインバイアス電圧を供給する。

【0059】61は薄膜抵抗であり、誘電体板20の上面に形成したスロット62の終端部分を先細り形状にするとともに、その上部にこの薄膜抵抗61を設けている。65は誘電体板20の上面に設けた他のスロットであり、誘電体板20を挟んでその裏面側にもスロットを設けて平面誘電体線路を構成している。60はスロット65を跨ぐように実装した可変容量素子であり、印加電圧に応じてキャパシタンスが変化する。また図中64は誘電体板20の上面に設けた誘電体共振器用導体非形成部であり、誘電体板20を挟んでその裏面側に対向する

誘電体共振器用導電体非形成部とによって、この部分にTE010モードの誘電体共振器を構成する。

【0060】図2-1においてクロスハッチングで示す部分にスプリアスモード伝搬阻止回路3を形成している。誘電体板20の下面側にも、上面と対称のスプリアスモード伝搬阻止回路を形成している。このように、スプリアスモード伝搬阻止回路3を形成することにより、たとえばスロット63による平面誘電体線路とスロット65による平面誘電体線路や64部分の誘電体共振器との間での漏洩波による干渉を防止する。

【0061】図2-2は、上記電圧制御発振器を用いた通信機の構成例を示すブロック図である。図2-2においてDPXはアンテナ共用器であり、パワーアンプPAから送信信号が入力される。またDPXから受信信号がローノイズアンプLNAおよびRXフィルタ（受信フィルタ）をとらてミキサへ与えられる。一方、PLLによる局部発振器はオンシフトOSCと、その発振信号を分周する分周器DVから成り、ローカル信号が上記ミキサへ与えられる。ここで、OSCとして上記電圧制御発振器を用いる。

【0062】次に、スプリアスモードの多重反射を考慮して、スプリアスモードの基本伝搬方向に対して垂直な方向以外の方向についても、スプリアスモードの抑圧効果の高い高周波回路装置の例を図2-3〜図2-6を参照して説明する。

【0063】まず、LPF（低域通過フィルタ）の基本回路である直列インダクタLと並列容量Cを直列接続した回路を基本回路パターンとしてこれを複数個接続するとともに、どの方向に対しても機能する多開口回路を考える。

【0064】図2-3の（A）は上記LPFの基本回路、（B）はそれを3方向に3つ接続したものである。この回路は、並列容量Cを1つにじて（C）のように表すことができる。

【0065】図2-4は図2-3の（C）に示した回路の電気特性を示すものである。この図から明らかなように、任意のポートでの反射係数は周波数の上昇とともに大きくなる。

【0066】図2-5は請求項3に記載の発明の実施形態であり、図2-3の（C）に示した回路を基本回路として、これを2次元状に配列した例である。図2-5の（A）は基本パターンであり、（B）はこれを複数個配列した導体パターンの一部を示している。図2-5の（A）において、Cで示す導体パターンは、誘電体板を挟んで他方の面に形成している接地電極との間で上記並列容量を構成する。また、Lで示す導体パターンは上記直列インダクタLを構成する。上記導体パターンCおよびLの細かさは、波長に対して充分小さければ（例えば1/8波長以下であれば）、集中定数回路として取り扱うことが可能である。但し、それより大きな寸法であ

ても、LPFとして作用する。また、本願発明はこの寸法に限定するものでもない。

【0067】なお、上記並列容量を形成する三角形の導体パターンの頂点は、近接する他の三角形の導体パターンの頂点とは接してはおらず、電気的には絶縁状態としている。

【0068】このように、インダクタを構成する導体パターンLを互いに120度異なった角度の関係で3方向に延びるように配置することによって、導体パターンLの延びる方向に伝搬するスプリアスモードと結合して、その伝搬を阻止することができる。この導体パターンLの延びる方向以外の方向についても、導体パターンLの延びる方向成分で結合するので、結局あらゆる方向に伝搬するスプリアスモードとも結合して、その伝搬を阻止することができる。

【0069】図2-6は、図2-5に示した回路の電気特性を示すものである。図2-4に比較しても明らかなように、上記基本回路（基本パターン）を平面上に2次元配列することによって、より低い周波数から全反射することになり、さらに大きなスプリアスモード伝搬阻止効果が得られることが分かる。

【0070】次に、他のLPF基本回路を用いた例を図2-7〜図3-2を参照して説明する。図2-7に示した回路は1つの並列容量Cと4つの直列インダクタLから成るLPF基本回路、図2-8の（A）は、これを2次元状に配列した例である。図2-8の（A）は基本パターンであり、（B）はこれを複数個配列した導体パターンの一部を示している。図2-8の（A）において、Cで示す導体パターンは、誘電体板は挟んで他方の面に形成している接地電極との間で上記並列容量を構成する。また、Lで示す導体パターンは上記直列インダクタLを構成する。

【0071】図2-9は図2-8の（B）に示した回路の電気特性を示すものである。この図から明らかなように、任意のポートでの反射係数は周波数の上昇とともに大きくなり、その反射係数の大きな周波数領域のスプリアスモードに結合して、その伝搬を阻止することが可能となることが分かる。

【0072】ところで、平面回路の理論によれば、図2-8の（A）に示した導体パターンの場合、或るポートからの入射波は他の3つのポートへ等しく分配されない。これは、図3-0の（A）に示すように、ポート#1からのポインティングベクトルの向きがポート#3とは一致するのに対し、ポート#2、4とは直交するためである。そこで、例えば図3-0の（B）に示すように、ポート#1、3とポート#2、4とが正対しないように導体パターンを定める。このことにより、回路の効果を上げることができる。この図3-0の（B）が請求項5に対応する。

【0073】図3-0の（C）、（D）は実際の回路解析に用いた導体パターンであり、図中の寸法は μm であ

る。

【0074】図31は図30の(C)の解析結果、図32は図30の(D)の解析結果である。このように、ポート#1、3とポート#2、4とが正対しないように導体パターンを定めることによって、S31特性を改善(伝送量を抑える)ことができる。

【0075】ここで、図30の(B)に示した導体パターンを、同図の(A)のように2次元配列したスプリアスモード伝搬阻止回路を用いた高周波モジュールの例を図33に示す。(A)は全体の斜視図である。この高周波モジュールは、基板70上にチップ状の複数の集積回路部品を実装して、例えば2~30GHzの周波数帯に適用される高周波モジュールを構成している。(B)は、その1つの集積回路部品の拡大平面図である。この集積回路部品は、基板上にスパイラルインダクタとスロット線路等を形成して、等価的には線路にインダクタを並列接続して成る整合回路を構成している。このスロット線路およびスパイラルスロットインダクタの形成領域以外の領域に上記スプリアスモード伝搬阻止回路を形成している。

【0076】このように、スロット線路に分岐部やベンド部があると、それらの箇所ですプリアスモードが発生する。もし、上記スプリアスモード伝搬阻止回路を設けずに、単なる平面導体とすれば、上記スプリアスモードの波は平行平面導体間を伝搬し、スパイラルインダクタと結合したり、寄生容量を増加させる原因となる。その結果、例えば通信モジュールにおいて混信などの現象を引き起こしたり、各部品の特性が設計値から大きくずれて、全体の設計が困難になるといった問題を生む。

【0077】これに対し、図33に示したように、スロット線路およびスパイラルスロットインダクタの形成領域以外の領域に上記スプリアスモード伝搬阻止回路を形成すれば、スロット線路の分岐部やベンド部で発生するスプリアスモードがスプリアスモード伝搬阻止回路で吸収されるため、スプリアスモードの波がスパイラルインダクタと結合したり、寄生容量が増加することがなく、上記の問題が解消される。

【0078】次に、他の3開口回路を用いた例を、請求項4に記載の発明の実施形態として図34および図35を参照して説明する。図34は3開口回路の基本回路である。この回路は図23の(C)のインダクタLの入出力ポート側に並列容量C2を接続したものに相当する。

【0079】図35の(A)は、その導体パターンの基本パターンであり、(B)はこれを複数個配列した導体パターンの一部を示している。図35の(A)において、C1、C2で示す導体パターンは、誘電体板を挟んで他方の面に形成している接地電極との間で、図34に示す並列容量C1、C2をそれぞれ構成し、Lで示す導体パターンは図34に示す直列インダクタLを構成する。

【0080】なお、上記並列容量C1を形成する三角形形状の導体パターンの頂点は、近接する他の三角形形状の導体パターンの頂点とは接してはならず、電気的には絶縁状態としている。

【0081】このように、近接する基本パターンの線路同士の接続位置に、並列容量C2を設けることにより、LCはじご形回路の段数を増すことができ、スプリアスモードの伝搬阻止効果をさらに大きくすることができる。

【0082】次に、請求項6に記載の発明の実施形態として、スプリアスモード伝搬阻止回路の他のパターンの例を図36および図37を参照して説明する。図36の(A)はその導体パターンの1単位であり、これはさらに4つの基本パターンに区分できる。1つの基本パターンは、低インピーダンス線路-高インピーダンス線路-低インピーダンス線路の順に接続した2端子対回路(4端子網)であり、両側の低インピーダンス線路を互いに近接配置して、両者間の結合を強めている。この低インピーダンス線路は、マイクロストリップライン上での伝搬波長を λ_g で表せば、長さ $\lambda_g/4$ の線路であり、或る周波数においてスプリアスモードの伝搬を阻止している。

【0083】図37は上記導体パターンから成るスプリアスモード伝搬阻止回路の特性図である。同図のS11特性に表れているように、所定の周波数以上で反射係数が大きくなり、スプリアスモードの伝搬を有効に阻止できることが分かる。

【0084】

【発明の効果】請求項1~17に記載の発明によれば、2つの平行平面導体間を伝搬するスプリアスモードの波がスプリアスモード伝搬阻止回路に結合して、このスプリアスモード伝搬阻止回路部分で、スプリアスモードの伝搬が阻止される。しかも、このスプリアスモード伝搬阻止回路は前記平行平面導体に形成するものであるため、電極をパターンニングするだけでよく、従来のようにスルーホールを形成する場合のような問題が生じない。

【0085】特に、請求項3~5に記載の発明によれば、スプリアスモードが多重反射する場合でも、スプリアスモードの伝搬方向に対して垂直な方向だけでなく、平行な方向や斜方向に対しても結合して、その伝搬が阻止される。

【0086】請求項6に記載の発明によれば、ストリップ状線路の線路幅を変えてもインピーダンスのあまり変化しない低誘電率基板や厚みの厚い基板を用いる場合でも、スプリアスモードと結合して変換されたマイクロストリップのモードを十分に反射させることができ、スプリアスモード伝搬阻止効果が得られる。

【0087】また、請求項7~12に記載の発明によれば、伝送線路と他の伝送線路との間での漏洩波による干

渉や、伝送線路と共振器との間での漏洩波による干渉が防止される。

【0088】請求項13に記載の発明によれば、共振器と他の伝送線路との間、または共振器と他の共振器との間での漏洩波による干渉が防止される。

【0089】請求項18に記載の発明によれば、通信信号を伝搬する伝搬部や、通信信号の所定周波数帯域を通過または阻止するフィルタ等の信号処理部において、線路や共振器の配置間隔を狭めても、線路間または線路と共振器との間における干渉が確実に防止されるので、全体に小型化された通信装置を構成することができる。

【図面の簡単な説明】

【図1】第1の実施形態に係る高周波回路装置の構成を示す上面図

【図2】伝送線路とスプリアスモード伝搬阻止回路とを備えた高周波回路装置の等価回路図

【図3】導波管モードとマイクロストリップモードとのモード変換器部分の構成を示す斜視図

【図4】同モード変換器部分の特性を示す図

【図5】スプリアスモード伝搬阻止回路の等価回路図

【図6】同回路の特性図

【図7】スプリアスモード伝搬阻止回路の部分における各モードの例を示す図

【図8】パラレルプレートモードによるスプリアスモード伝搬阻止回路の励振の様子を示す図

【図9】スプリアスモード伝搬阻止回路の特性評価用装置の斜視図

【図10】同回路の上面図

【図11】図9に示した回路の特性図

【図12】グラウンデッドコプレーナ線路に適用した例を示す図

【図13】グラウンデッドスロット線路に適用した例を示す図

【図14】グラウンデッドスロット線路に適用した他の例を示す図

【図15】平面誘電体線路に適用した例を示す図

【図16】誘電体線路に適用した例を示す図

【図17】他のスプリアスモード伝搬阻止回路の構成を示す上面図

【図18】共振器を備えた高周波回路装置に適用した例を示す図

【図19】共振器を備えた高周波回路装置に適用した例を示す図

【図20】共振器を備えた高周波回路装置に適用した例を示す図

【図21】電圧可変発振器の構成例を示す図

【図22】通信装置の構成例を示す図

【図23】スプリアスモード伝搬阻止回路の基本回路図

【図24】図23の(C)に示した回路の電気特性を示す図

す図

【図25】図23の(C)に示した基本回路を2次元状に配列した例を示す図

【図26】図25に示した回路の電気特性を示す図

【図27】スプリアスモード伝搬阻止回路の基本回路図

【図28】図27に示した基本回路を2次元状に配列した例を示す図

【図29】図28に示した回路の電気特性を示す図

【図30】図28に示した基本回路とその変形例を示す図

【図31】図30の(C)に示した回路の電気特性を示す図

【図32】図30の(D)に示した回路の電気特性を示す図

【図33】スプリアスモード伝搬阻止回路を設けた高周波モジュールの例を示す図

【図34】スプリアスモード伝搬阻止回路の基本回路図

【図35】図34に示した基本回路を2次元状に配列した例を示す図

【図36】スプリアスモード伝搬阻止回路の基本パターンを示す図

【図37】図36に示した回路の電気特性を示す図

【図38】パラレルプレートモードの様子を示す一部破断斜視図

【符号の説明】

1、2－グラウンデッドコプレーナ線路

3－スプリアスモード伝搬阻止回路

4－グラウンデッドスロット線路

11、12－マイクロストリップ線路

19－ストリップ導体

20－誘電体板

21～24－電極

25、26－スロット

27、28－導体板

29－誘電体板

30－電極非形成部

31、32－導体板

33－誘電体板

34－電極

35、36－誘電体ストリップ

37－共振器用電極

50－FET

60－可変容量素子

61－薄膜抵抗

62、63－スロット

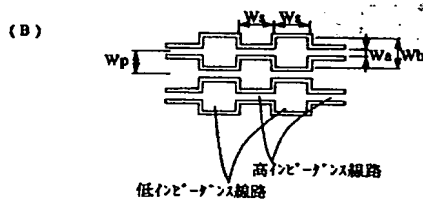
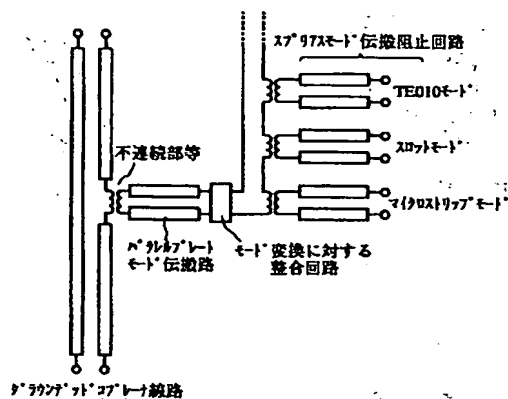
64－誘電体共振器用導体非形成部

70－基板

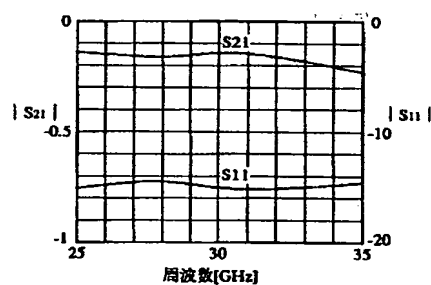
C、C1、C2－並列容量

L－直列インダクタ

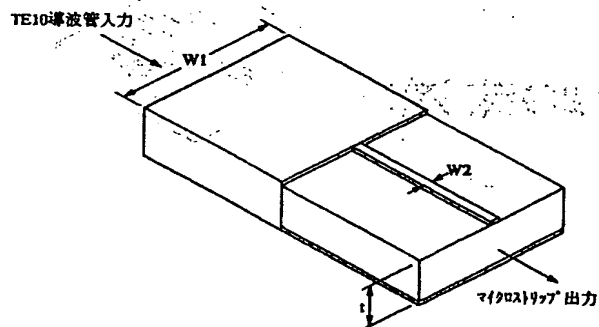
【圖2】



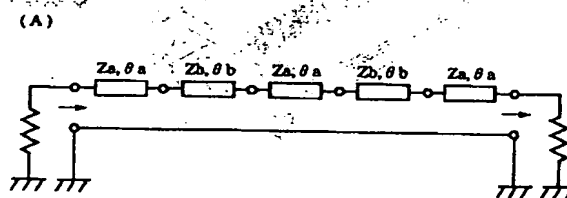
【図4】



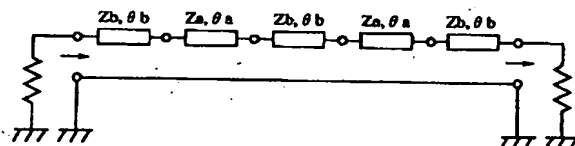
【圖3】



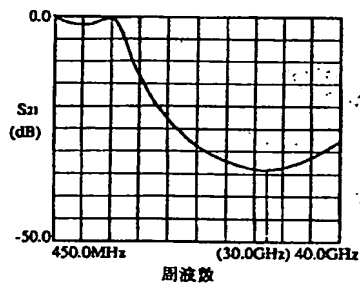
【図5】



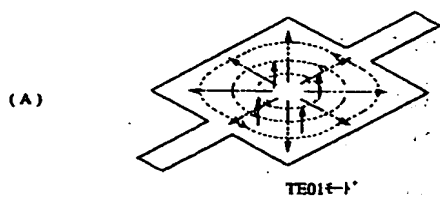
(B)



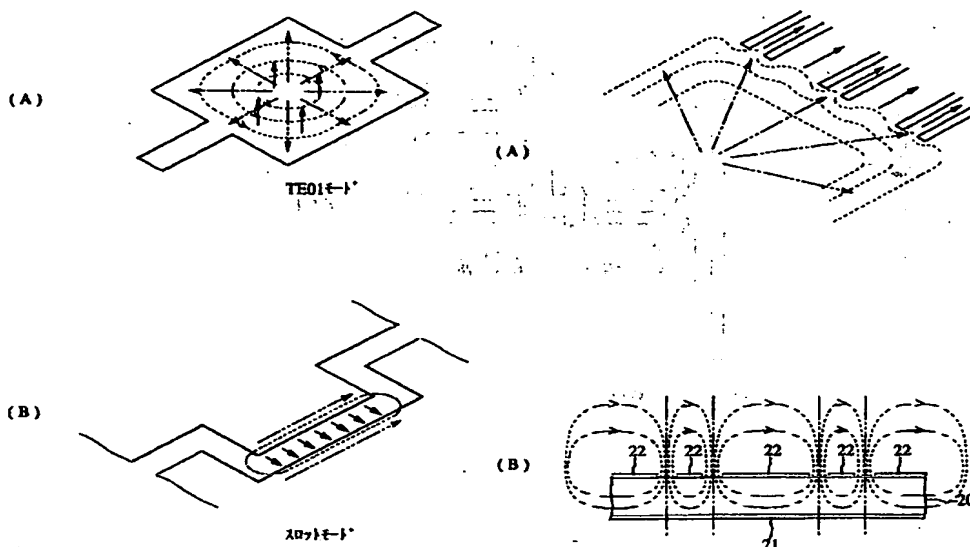
【圖 6】



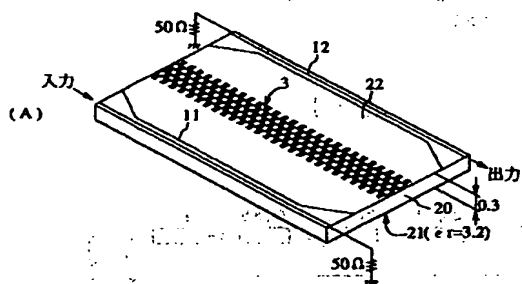
【図7】



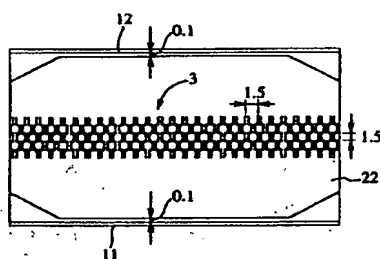
【図8】



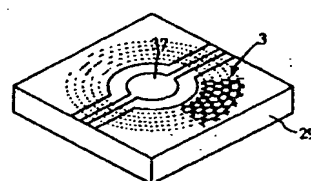
【図9】



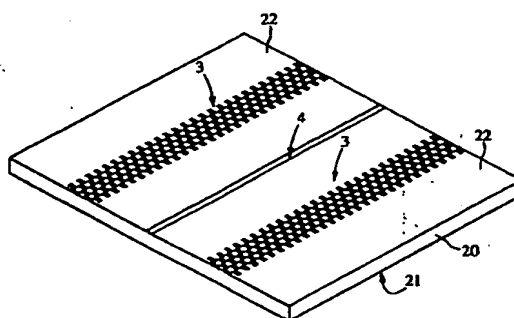
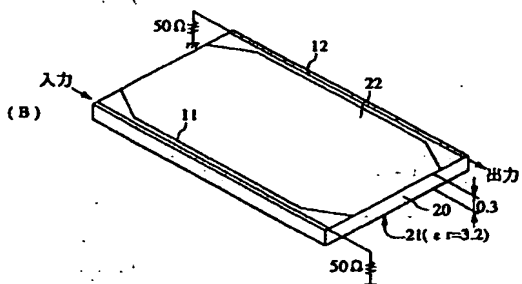
【図10】



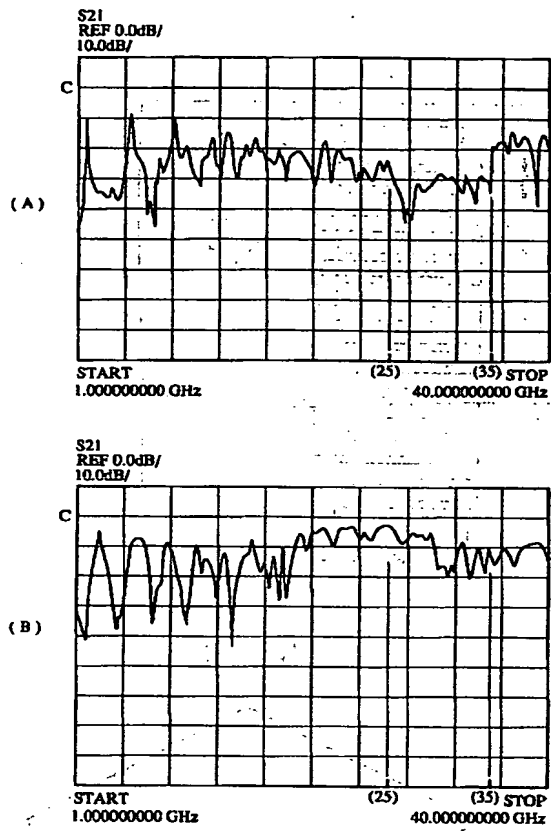
【図20】



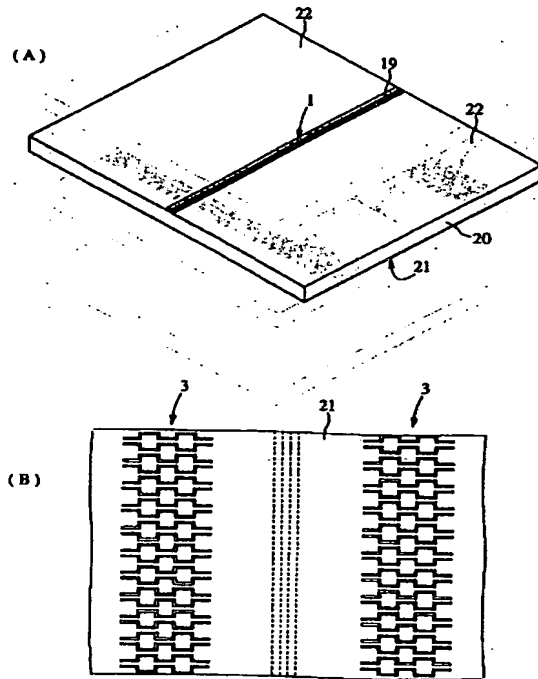
【図13】



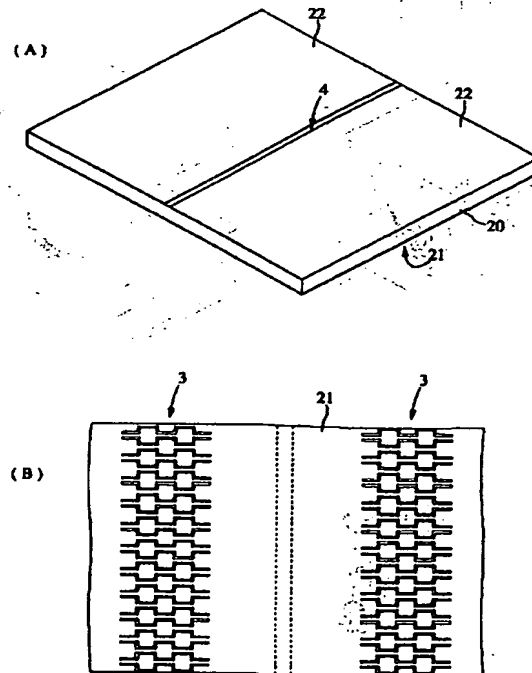
【図11】



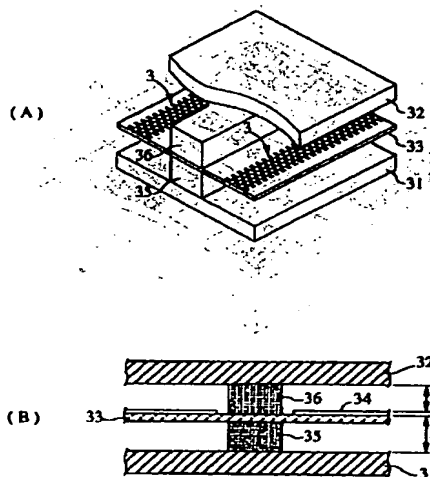
【図12】



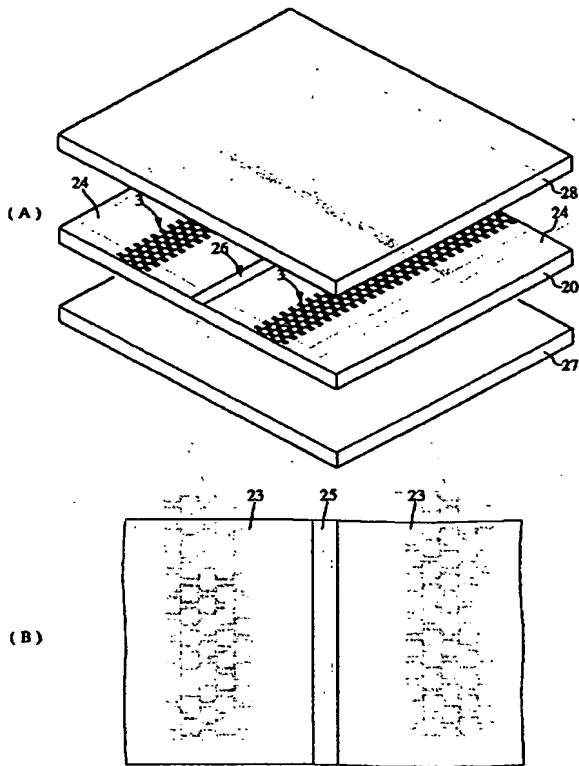
【図14】



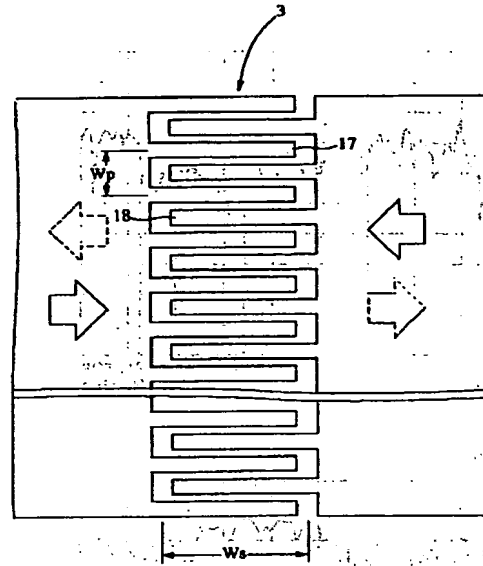
【図16】



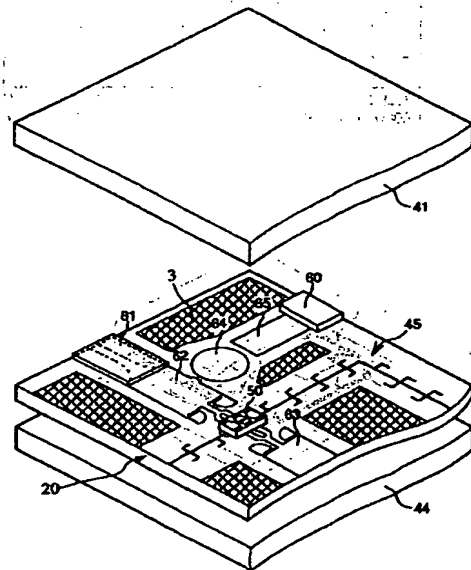
【図15】



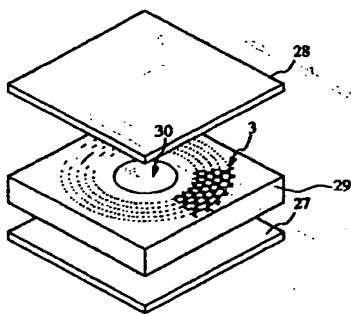
【図17】



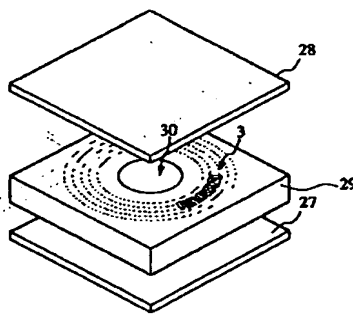
【図21】



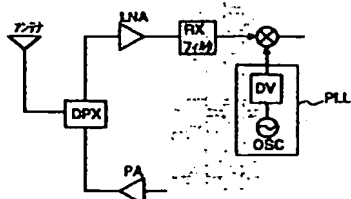
【図18】



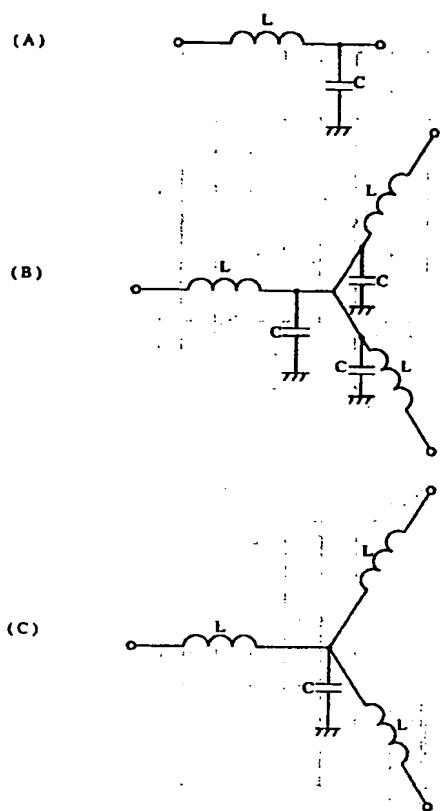
【図19】



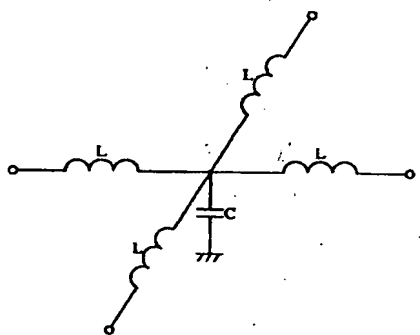
【図22】



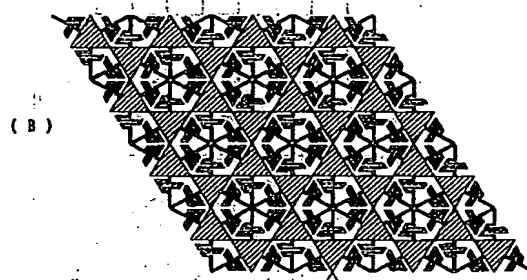
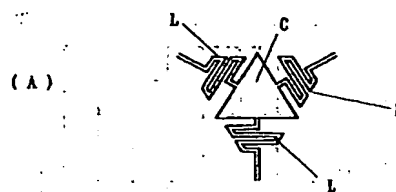
【図23】



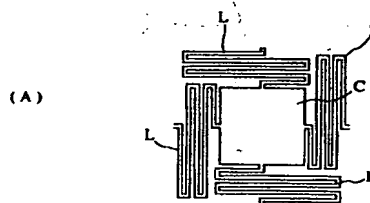
【図27】



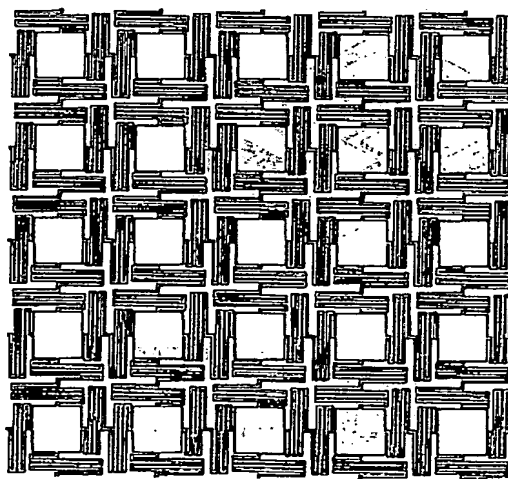
【図25】



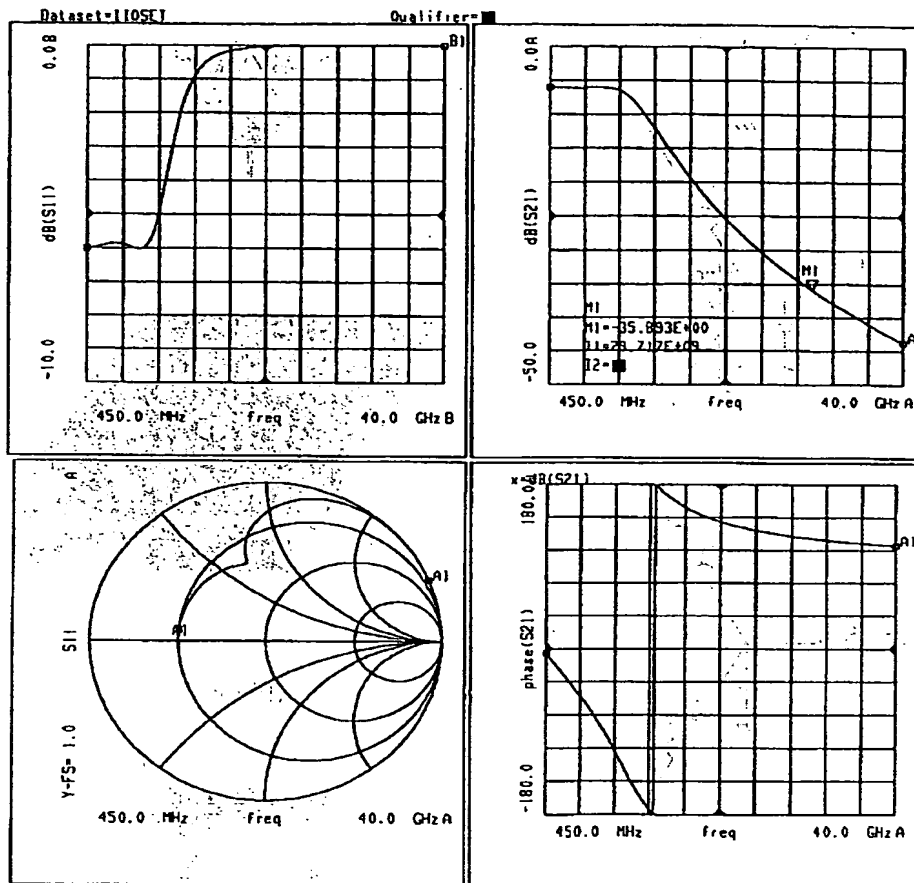
【図28】



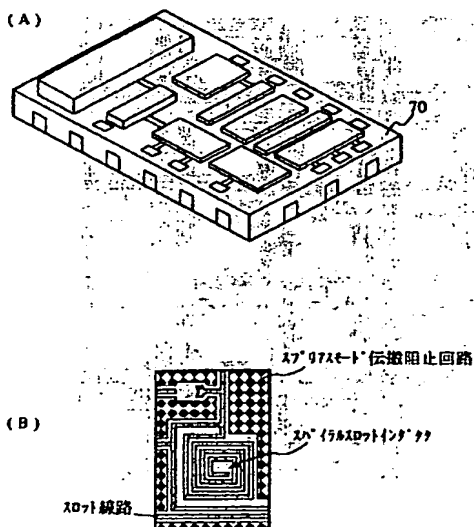
(B)



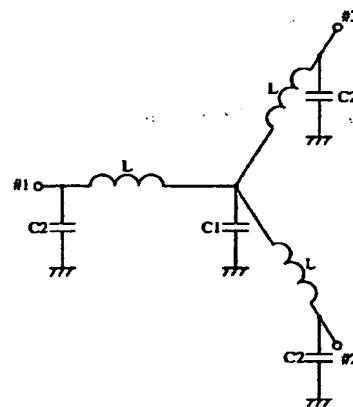
【図24】



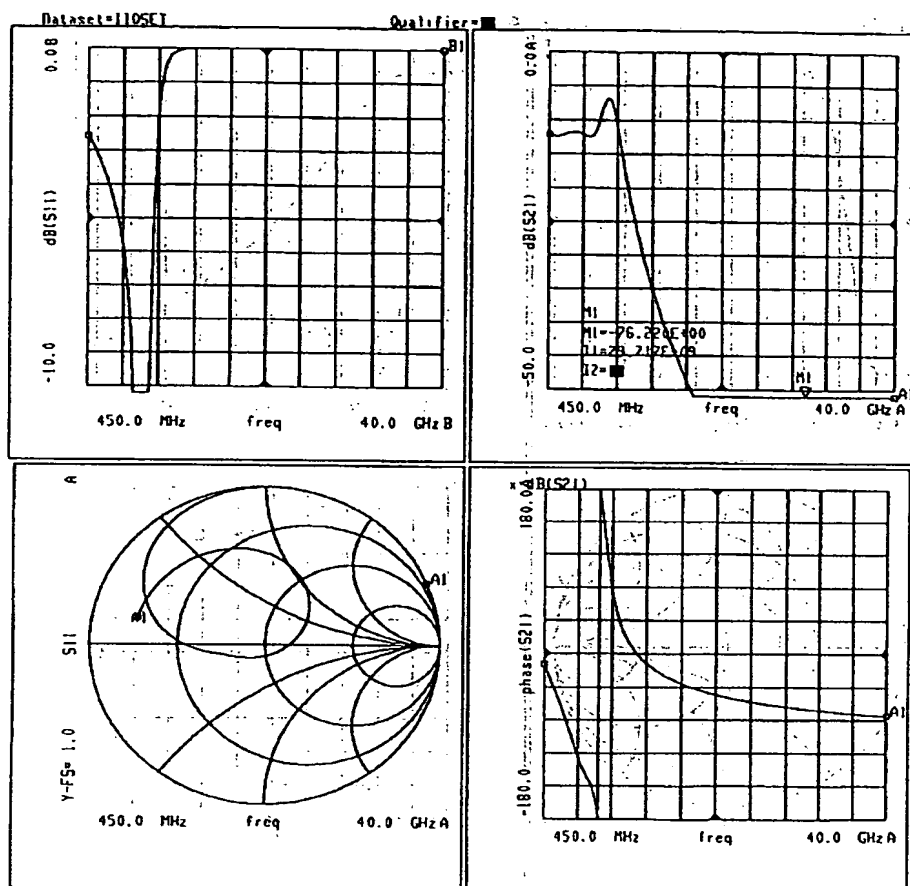
【図33】



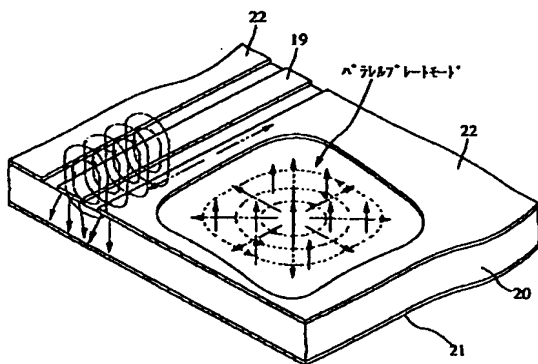
【図34】



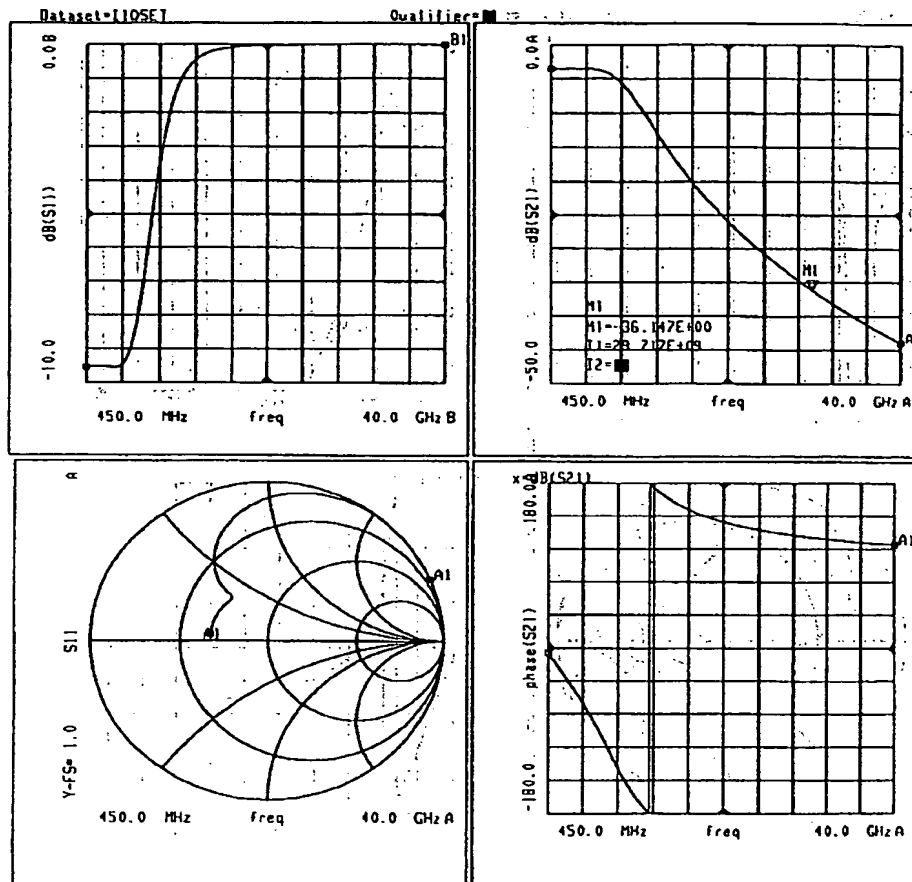
【図26】



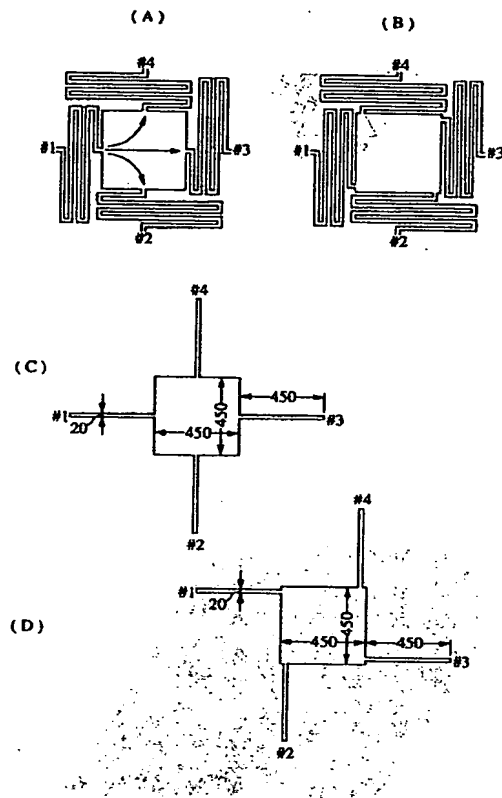
【図38】



【図29】

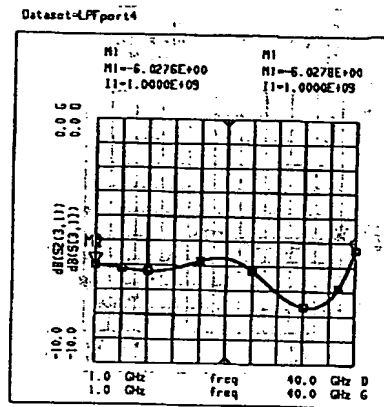


【図30】

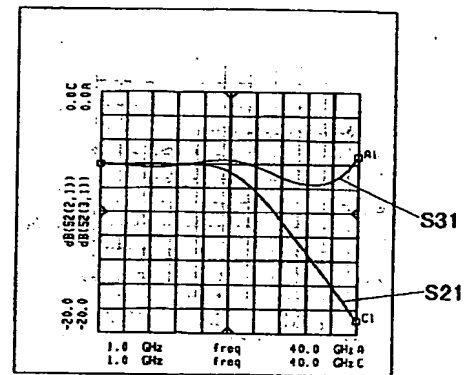


【図31】

(A)

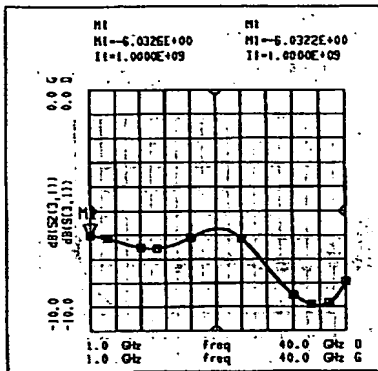


(B)

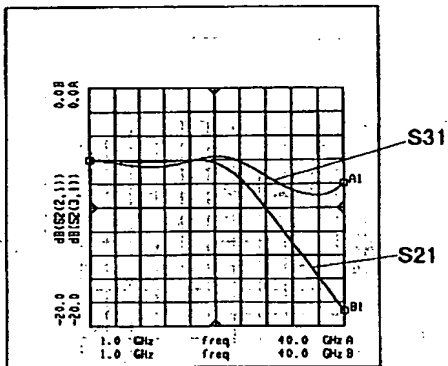


【図32】

(A)

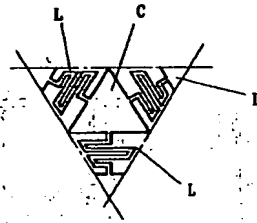


(B)

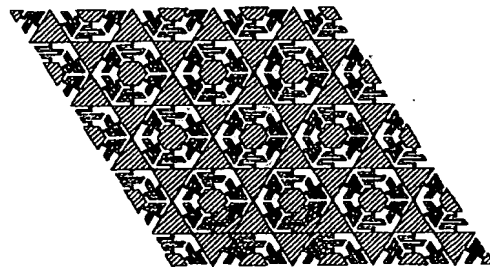


【図35】

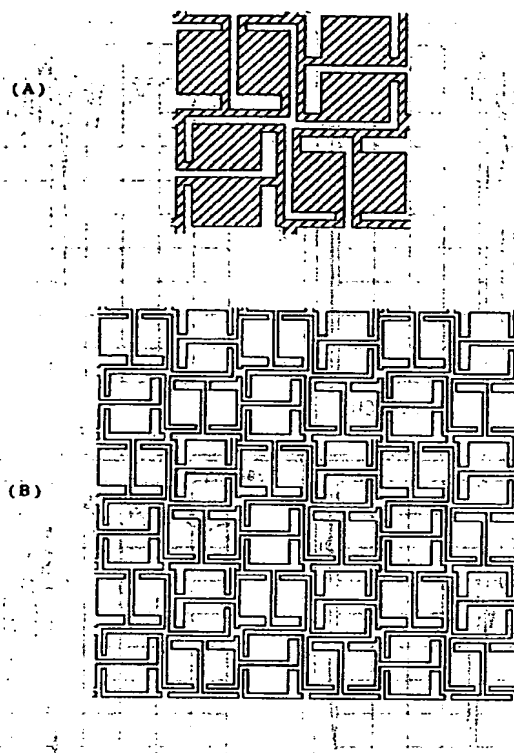
(A)



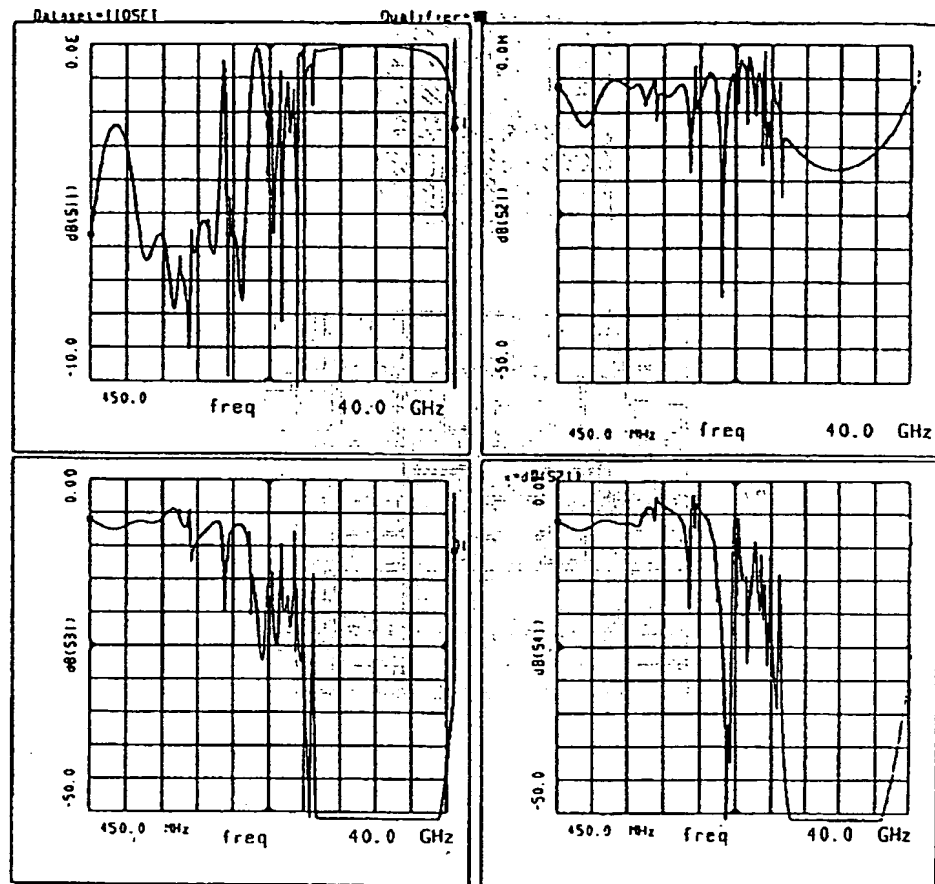
(B)



【図36】



【図37】



フロントページの続き

(72)発明者 加藤 貴敏
京都府長岡京市天神二丁目26番10号 株式
会社村田製作所内

(72)発明者 坂本 孝一
京都府長岡京市天神二丁目26番10号 株式
会社村田製作所内

This Page is Inserted by IFW Indexing and Scanning Operations and is not part of the Official Record.

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images include but are not limited to the items checked:

- ☒ **BLACK BORDERS**
- ☐ **IMAGE CUT OFF AT TOP, BOTTOM OR SIDES**
- ☐ **FADED TEXT OR DRAWING**
- ☐ **BLURRED OR ILLEGIBLE TEXT OR DRAWING**
- ☐ **SKEWED/SLANTED IMAGES**
- ☐ **COLOR OR BLACK AND WHITE PHOTOGRAPHS**
- ☐ **GRAY SCALE DOCUMENTS**
- ☒ **LINES OR MARKS ON ORIGINAL DOCUMENT**
- ☐ **REFERENCE(S) OR EXHIBIT(S) SUBMITTED ARE POOR QUALITY**
- ☒ **OTHER:** _____

IMAGES ARE BEST AVAILABLE COPY.

As rescanning these documents will not correct the image problems checked, please do not report these problems to the IFW Image Problem Mailbox.